

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication number: 1020020058631 A
 (43)Date of publication of application: 12.07.2002

(21)Application number: 1020000086745
 (22)Date of filing: 30.12.2000

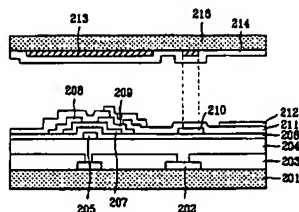
(71)Applicant: LG.PHILIPS LCD CO., LTD.
 (72)Inventor: JANG, YUN GYEONG
 KIM, UNG GWON

(51)Int. Cl G02F 1/136

(54) LIQUID CRYSTAL DISPLAY AND METHOD OF FABRICATING THE SAME

(57) Abstract:

PURPOSE: A liquid crystal display and a method of fabricating the liquid crystal display are provided to widen the contact area of a black matrix and a transparent conductive layer to improve uniformity of common voltage. **CONSTITUTION:** A liquid crystal display includes the first substrate(201a) and the second substrate, the first black matrix layer(202) formed on the first substrate, a color filter(203) formed between neighboring patterns of the first black matrix layer, and an overcoat layer(204) formed on the color filter. The liquid crystal display further includes a plurality of data lines(210), gate lines and thin film transistors formed on the overcoat layer, a passivation layer(211) formed on the data lines, gate lines and thin film transistors, and a pixel electrode(212) formed on the passivation layer. The display also has the second black matrix layer(213) formed on a predetermined portion of the second substrate corresponding to the data lines, gate lines and thin film transistors, and a common electrode(214) formed on the second black matrix layer.



copyright KIPO 2003

Legal Status

Date of request for an examination (20051214)
 Notification date of refusal decision (00000000)
 Final disposal of an application (application)
 Date of final disposal of an application (00000000)
 Patent registration number ()
 Date of registration (00000000)
 Number of opposition against the grant of a patent ()
 Date of opposition against the grant of a patent (00000000)
 Number of trial against decision to refuse ()

Date of requesting trial against decision to refuse ()

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁷ G02F 1/136	(11) 공개번호 특2002-0058631
	(43) 공개일자 2002년07월 12일
(21) 출원번호 10-2000-0086745	
(22) 출원일자 2000년 12월 30일	
(71) 출원인 엘지.필립스 엘시디 주식회사	
(72) 발명자 서울 영등포구 여의도동 20번지 장윤경	
	경기도군포시산본동금강아파트914-405 김웅권
	경기도군포시산본동1145세종아파트640동1204호
(74) 대리인 김용민, 심창섭	

심사청구 : 없음

(54) 액정표시장치 및 그 제조방법

요약

본 발명은 상판에 형성되는 공통전극의 저항을 감소시키는 액정표시장치 및 그 제조방법을 제공하기 위한 것으로, 칼라필터층상에 박막트랜지스터가 형성된 기판에 대향되는 기판에 있어서, 절연기판상에 박막트랜지스터로 빛의 투과를 막기 위해 형성된 블랙매트릭스층과, 상기 블랙매트릭스층상에 형성된 투명도전막을 포함하여 구성되는 것을 특징으로 하며, 그 제조방법은 칼라필터층상에 박막트랜지스터가 형성된 기판에 대향되는 기판의 제조에 있어서, 절연기판상에 박막트랜지스터로 빛의 투과를 막기 위한 블랙매트릭스층을 형성하는 공정과, 상기 블랙매트릭스층상에 투명도전막을 형성하는 공정을 포함하여 이루어지는 것을 특징으로 한다.

대표도

도2b

색인어

TOC, 블랙매트릭스

명세서

도면의 간단한 설명

- 도 1은 종래 기술에 따른 액정표시장치의 구조단면도.
- 도 2a는 본 발명에 따른 액정표시장치의 단위 화소영역을 나타낸 구조평면도.
- 도 2b는 도 2a의 A-A' 선에 따른 구조단면도.
- 도 3은 본 발명에 따른 액정표시장치 상판의 제 1 구조평면도.
- 도 4는 본 발명에 따른 액정표시장치 상판의 제 2 구조평면도.
- 도 5a 내지 5d는 본 발명에 따른 액정표시장치 하판의 제조방법을 설명하기 위한 공정단면도.
- 도 6a 내지 6b는 본 발명에 따른 액정표시장치 상판의 제조방법을 설명하기 위한 공정단면도.

도면의 주요 부분에 대한 부호의 설명

201a, 201b : 절연기판	202 : 제 1 블랙매트릭스층
203 : 칼라필터층	204 : 평탄화막(Over coat)
205 : 게이트 전극	206 : 게이트 절연막
207 : 반도체층	208, 209 : 소스/드레인 전극
210 : 데이터라인	211 : 보호막
212 : 화소전극	213 : 제 2 블랙매트릭스층
214 : 공통전극	

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 디스플레이 장치에 관한 것으로 특히, 액정표시장치 및 그 제조방법에 관한 것이다.

21세기 고도 정보화 사회에서는 소비 패턴의 다양화가 추구되면서 저소비전력, 경량박형화, 고화질 구현이 가능하여 공간 활용을 극대화하고 휴대가 용이한 디스플레이가 필요하게 되었다.

TFT-LCD는 이러한 조건을 대부분 만족시킬 수 있는 디스플레이로서 대형 분야의 PDP(Plasma Display Panel)를 포함한 평판 디스플레이의 선두주자로 기존의 음극선관(CRT)을 대체할 핵심 소자가 될 것으로 예상된다.

TFT-LCD는 CRT 대비하여 경량박형, 저소비전력, 고정세 구현 등 휴대성이 용이하여 휴대용 디스플레이 및 인체에 유해한 전자파 발생이 없고 첨단 인텔리전트 빌딩에서 24시간 사용 가능한 21세기형 첨단 디스플레이지만, 높은 제조원가, 좁은 시야각, 낮은 휘도 및 대형화에 상대적인 불리 등 아직까지 보완해야 할 기술분야가 남아 있지만 이에 대한 기술개발도 상당한 수준으로 진척되고 있다.

이하, 종래 기술에 따른 액정표시장치를 도면을 참조하여 상세히 설명한다.

도 1은 종래 기술에 따른 액정표시장치의 구조단면도이다.

도 1에 도시된 바와 같이, 박막트랜지스터(도시하지 않음)가 형성되어 있는 하판과 칼라필터가 형성되어 있는 상판으로 구성되며, 하판에는 절연기판(101a) 상에 게이트 절연막(102)이 형성되어 있으며, 상기 게이트 절연막(102) 상에 데이터라인(103)들이 패터닝되어 있다. 또 상기 데이터라인(103)을 포함한 기판 전면위로 실리콘 질화물 재질의 보호막(104)이 적층되어 있고, 상기 보호막(104) 상에 일정 간격으로 ITO 재질의 화소전극(105)이 형성되어 있다.

상판에는 절연기판(101b) 상에 하판에 형성되어 있는 복수개의 데이터라인, 게이트라인 및 박막트랜지스터의 빛의 투과를 막기 위한 블랙매트릭스층(106)이 일정 간격으로 패터닝되어 있으며, 상기 블랙매트릭스층(106) 사이의 공간에 색표현을 구현하는 R, G, B의 칼라필터층(107)이 형성되어 있다. 상기 칼라필터층(107) 상에 칼라필터층의 보호 및 평탄화를 위한 평탄화막(108)을 형성하는 것도 가능하다. 상기 평탄화막 상에 ITO 재질의 공통전극(109)이 형성되어 있다.

발명이 이루고자하는 기술적 과제

그러나 상기와 같은 종래 액정표시장치 및 그 제조방법은 다음과 같은 문제점이 있었다.

상판에 블랙매트릭스층 상에 칼라필터층이 있기 때문에 투명도전막이 낮은 저항을 갖기 위해 블랙매트릭스층과 접촉하는 부위가 제한적이다. 따라서, 상판 공통전압의 균일성(Uniformity)에 영향을 미치게 되는 단점이 있었다.

본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로, 블랙매트릭스와 투명도전막의 접촉 면적을 넓혀줌으로써 공통 전압의 균일성을 개선하는 액정표시장치 및 그 제조방법을 제공하는데 목적이 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명의 액정표시장치는 칼라필터층상에 박막트랜지스터가 형성된 기판에 대향되는 기판에 있어서, 절연기판상에 박막트랜지스터의 빛의 투과를 막기 위해 형성된 블랙매트릭스층과, 상기 블랙매트릭스층상에 형성된 투명도전막을 포함하여 구성되는 것을 특징으로 하며, 그 제조방법은 칼라필터층상에 박막트랜지스터가 형성된 기판에 대향되는 기판의 제조에 있어서, 절연기판상에 박막트랜지스터의 빛의 투과를 막기 위한 블랙매트릭스층을 형성하는 공정과, 상기 블랙매트릭스층상에 투명도전막을 형성하는 공정을 포함하여 이루어지는 것을 특징으로 한다.

본 발명에 따른 액정표시장치의 블랙매트릭스층은 칼라필터층상에 형성된 박막트랜지스터의 빛의 투과만을 막기 위한 역할을 수행하므로 아일랜드(Island) 패턴 형태이나, 상기 투명도전막의 저항을 감소시키기 위해 상기 아일랜드 패턴 형태의 블랙매트릭스층에 게이트 또는 데이터라인이 형성된 위치에 상응하는 부위에 상기 게이트 또는 데이터라인의 폭보다 작은 블랙매트릭스층을 더 형성시키는 것을 특징으로 한다.

이하, 도면을 참조하여 본 발명에 따른 액정표시장치 및 그 제조방법을 상세히 설명한다.

도 2a는 본 발명에 따른 액정표시장치의 단위 화소영역을 나타낸 구조평면도이며, 도 2b는 도 2a의 A-A' 선에 따른 구조단면도이다.

도 2a 및 2b에 도시된 바와 같이, 칼라필터층상에 박막트랜지스터가 형성된 하판과 그에 대향되는 상판으로 구성되며, 하판은 박막트랜지스터 영역과 데이터라인 영역으로 구분 지을 수 있다. 하판은 절연기판(201a)상에 일정 간격으로 제 1 블랙매트릭스(202)가 형성되어 있고, 상기 제 1 블랙매트릭스층(202) 사이의 공간에 색표현을 구현하기 위한 R, G, B의 칼라필터층(203)이 형성되어 있으며, 상기 칼라필터층(203)을 포함한 기판 전면 위로 평탄화막(204)이 형성되어 있다. 또, 상기 평탄화막(204)상에는 게이트라인(도시하지 않음)의 소정부위를 패터닝하여 게이트 전극(205)이 형성되어 있으며, 상기 게이트 전극(205)을 포함한 기판 전면에 게이트절연막(206)이 적층되어 있다.

그리고, 상기 게이트절연막(206)상에는 박막트랜지스터의 채널층인 반도체층(207)이 패터닝되어 있고, 반도체층(207) 상에는 데이터라인(210)을 패터닝하여 소스/드레인 전극(208, 209)이 형성되어 있다. 데이터라인 영역의 게이트 절연막(206)상에는 데이터라인(210)이 형성되어 있다.

또한, 상기 소스/드레인 전극(208, 209)과 데이터라인(210)을 포함한 기판 전면상에는 보호막(211)이 적층되어 있으며, 상기 보호막(211)상에는 상기 소스/드레인 전극(208, 209)과 콘택홀을 통해 전기적으로 연결되는 화소전극(212)이 형성되어 있다.

상판은 절연기판(201b)상에 외부의 빛이 상기 박막트랜지스터의 반도체층으로 들어가 광전류(Photocurrent)가 발생하는 것을 방지하기 위한 제 2 블랙매트릭스층(213)이 아일랜드 패턴 형태로 형성되어 있고, 데이터라인(210) 또는 게이트라인(도시하지 않음)이 형성된 부위에 상응하는 영역에 상기 게이트 또는 데이터라인의 폭보다 작게 블랙매트릭스층이 더 형성되어 있다. 또, 상기 제 2 블랙매트릭스층(213)상에 ITO 재질의 투명도전막이 증착되어 공통전극(214)이 형성되어 있다.

도 3 및 도 4는 본 발명에 따른 액정표시장치의 제 2 블랙매트릭스가 형성되는 상판의 평면구조를 나타낸 제 1, 제 2 실시예이다.

상기 제 2 블랙매트릭스가 형성되는 형태는 박막트랜지스터 위치에 상응하는 부위에 형성되는 블랙매트릭스(303)와, 게이트 또는 데이터라인의 위치에 상응하는 부위에 형성되는 블랙매트릭스(301, 302)로 구분할 수 있는데, 상기 게이트 또는 데이터라인의 위치에 상응하는 부위에 형성되는 블랙매트릭스(301, 302)는 그 수를 가변시킬 수 있다. 즉, 박막트랜지스터 위치에 상응하는 부위에 형성된 아일랜드(Island) 패턴 형태의 블랙매트릭스 사이를 모두 연결시키지 않고, 여러개의 아일랜드 패턴당 1개의 상기 게이트 또는 데이터라인의 위치에 상응하는 부위에 블랙매트릭스를 형성시킬 수 있다.

도 5a 내지 5d와, 도 6a 내지 6b는 본 발명에 따른 액정표시장치의 제조방법을 설명하기 위한 공정단면도로서 도 5a 내지 5d는 하판, 도 6a 내지 6b는 상판의 제조 공정단면도이다.

도 5a에 도시된 바와 같이, 박막트랜지스터 영역과 데이터라인 영역으로 구분된 절연기판(201a) 상에 일정각도로 블랙레진(Black Resin)계의 재료로 제 1 블랙매트릭스(202)를 형성시키고 상기 제 1 블랙매트릭스층(202) 사이의 공간에 색표현을 구현하기 위한 R, G, B의 칼라필터층(203)을 형성시킨다. 이어, 상기 칼라필터층(203)을 포함한 기판 전면 위로 상기 칼라필터층의 보호 및 박막트랜지스터를 형성시키기 위한 평탄화막(Over Coat)(204)을 형성시킨다.

상기 평탄화막(204)의 재료는 BCB, HSQ, SSQ, MSSQ, POSS, F0_x 등과 같은 스피 코팅 후 큐어(Cure) 등에 의하여 물성이 단단해 지는 모든 유기화합물이 가능하다.

도 5b에 도시된 바와 같이, 상기 평탄화막(204)상의 박막트랜지스터 영역에 게이트 전극(205)을 패터닝하여 형성하고 상기 게이트 전극(205)을 포함한 기판 전면에 게이트 절연막(206)을 형성한다.

도 5c에 도시된 바와 같이, 상기 게이트 절연막(206)상의 박막트랜지스터 영역의 소정부위에 반도체층(207)을 형성시키고 상기 반도체층상에는 소스/드레인 전극(208, 209)을 형성한다. 한편 데이터라인 영역에는 데이터라인(210)을 형성한다.

도 5d에 도시된 바와 같이, 상기 소스/드레인 전극(208, 209) 및 데이터라인(210)을 포함한 기판 전면에 보호막(211)을 형성시킨다. 이어, 상기 보호막(211)상에 상기 블랙매트릭스와 소정부분 중첩되게, ITO 재질의 투명도전막을 스퍼터링(Sputtering)법을 통해 증착한 후 패터닝하여 화소전극(212)을 형성시킨다.

도 6a에 도시된 바와 같이, 절연기판(201b) 상에 블랙매트릭스 물질층을 증착한 다음, 하판의 게이트라인, 데이터라인 및 박막트랜지스터 위치에 상응하는 부위에 형성하도록 패터닝하여 제 2 블랙매트릭스층(213)을 형성시킨다. 상기 제 2 블랙매트릭스층(213)은 상기 게이트 또는 데이터라인의 폭보다는 작게 설계되어 있다.

도 6b에 도시된 바와 같이, 상기 제 2 블랙매트릭스층(213) 상에 ITO 재질의 투명도전막을 스퍼터링법을 이용하여 증착하여 공통전극(214)을 형성시킨다.

이후, 도면에 도시하지 않았지만, 상기 칼라필터층 및 박막트랜지스터가 형성된 기판과 그에 대향되어 박막트랜지스터(도시하지 않음)로의 빛의 투과를 막기 위해 블랙매트릭스가 형성되어 있는 기판을 합착한 후 액정을 형성한 후 봉입하면 본 발명에 따른 액정표시장치의 제조공정은 완료된다.

발명의 효과

이상 상세한 바와 같이, 본 발명의 액정표시장치 및 그 제조방법은 다음과 같은 효과가 있다.

칼라필터층상에 박막트랜지스터를 형성하는 구조의 액정표시장치에 있어서, 상판에 박막트랜지스터로의 빛의 투과만을 억제하기 위해 형성되어 있는 아일랜드 패턴 형태의 블랙매트릭스 사이를 얇은 두께의 블랙매트릭스로 연결하여 매트릭스(Matrix)화 함으로써, 상기 블랙매트릭스상에 형성되는 투명도전막의 저항을 감소시켜 공통전압의 균일성(Uniformity)을 개선할 수 있는 장점이 있다.

(57) 청구의 범위

청구항 1

제 1 기판과 제 2 기판;

상기 제 1 기판상에 형성된 제 1 블랙매트릭스층;

상기 제 1 블랙매트릭스층 사이의 공간에 형성된 칼라필터층;

상기 칼라필터층 상에 형성된 평탄화막;

상기 평탄화막 상에 형성된 복수개의 데이터라인, 게이트라인 및 박막트랜지스터;

복수개의 데이터라인, 게이트라인 및 박막트랜지스터상에 형성된 보호막;

상기 보호막상에 형성된 화소전극;

상기 제 2 기판상에 상기 데이터라인, 게이트라인 및 박막트랜지스터에 상응하는 소정 부위에 형성된 제 2 블랙매트릭스층;

상기 제 2 블랙매트릭스층상에 형성된 공통전극을 포함하여 이루어지는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1 항에 있어서, 상기 제 2 블랙매트릭스층은 게이트 또는 데이터라인의 폭보다 작게 형성되는 것을 특징으로 하는 액정표시장치.

청구항 3

제 1 항에 있어서, 상기 게이트라인 및 데이터라인에 상응하는 부위에 형성되는 제 2 블랙매트릭스층은 상기 게이트라인 및 데이터라인의 수보다 작은 것을 특징으로 하는 액정표시장치.

청구항 4

제 1 기판과 제 2 기판을 준비하는 단계;

상기 제 1 기판상에 제 1 블랙매트릭스층을 형성하는 단계;

상기 제 1 블랙매트릭스층 사이의 공간에 칼라필터층을 형성하는 단계;

상기 칼라필터층 상에 평탄화막을 형성하는 단계;

상기 평탄화막 상에 복수개의 데이터라인, 게이트라인 및 박막트랜지스터를 형성하는 단계;

복수개의 데이터라인, 게이트라인 및 박막트랜지스터상에 보호막을 형성하는 단계;

상기 보호막상에 화소전극을 형성하는 단계;

상기 제 2 기판상에 상기 데이터라인, 게이트라인 및 박막트랜지스터에 상응하는 소정 부위에 제 2 블랙매트릭스층을 형성하는 단계;

상기 제 2 블랙매트릭스층상에 공통전극을 형성하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 5

제 4 항에 있어서, 상기 제 2 블랙매트릭스층은 게이트 또는 데이터라인의 폭보다 작게 형성되는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 6

제 4 항에 있어서, 상기 게이트라인 및 데이터라인에 상응하는 부위에 형성되는 제 2 블랙매트릭스층은 상기 게이트라인 및 데이터라인의 수보다 작은 것을 특징으로 하는 액정표시장치 제조방법.

청구항 7

제 4 항에 있어서, 상기 박막트랜지스터를 형성하는 단계는,

상기 평탄화막상에 게이트 전극을 형성하는 단계와,

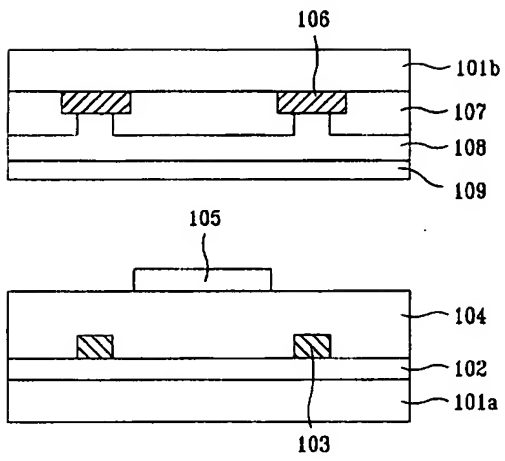
상기 게이트 전극을 포함한 기판 전연위로 게이트 절연막을 형성하는 단계와,

상기 게이트 절연막상에 반도체층을 형성하는 단계와,

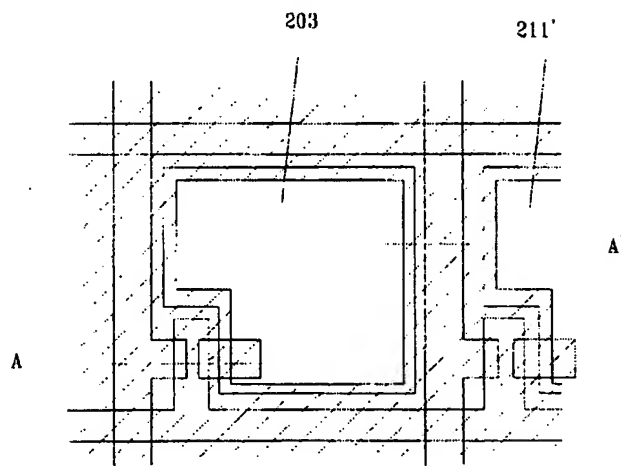
상기 반도체층상에 소스/드레인 전극을 형성하는 단계를 더 포함하여 이루어지는 것을 특징으로 하는 액정표시장치 제조방법.

도면

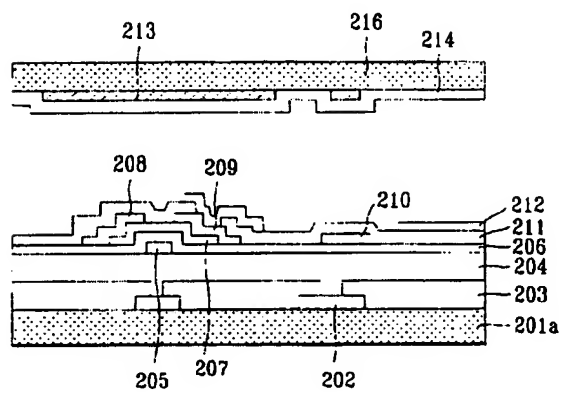
도면1



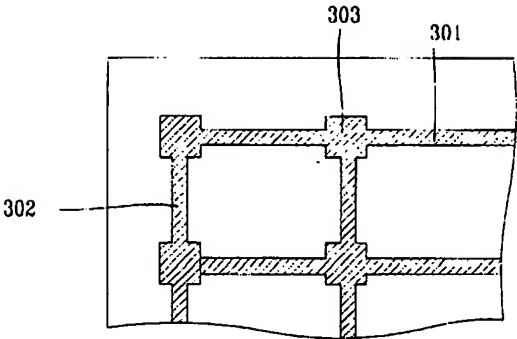
도면2a



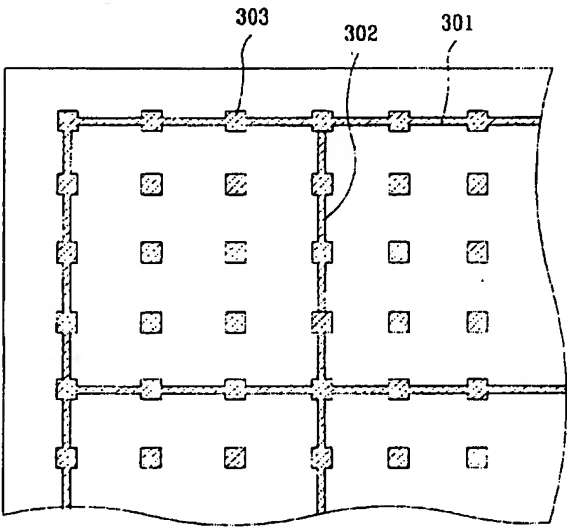
도면2b



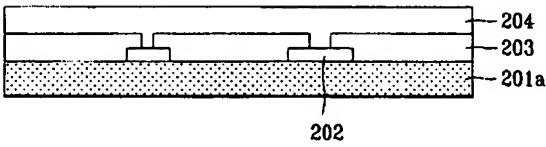
도면3



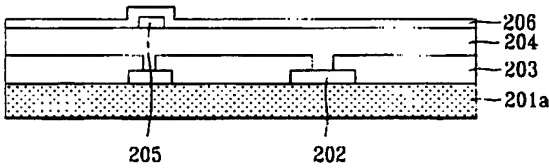
도면4



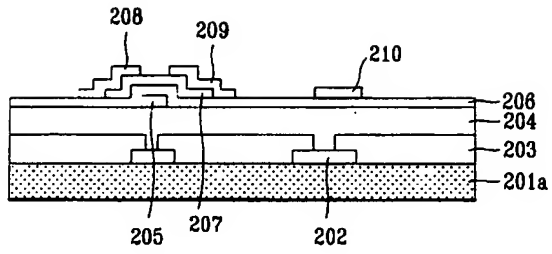
도면5a



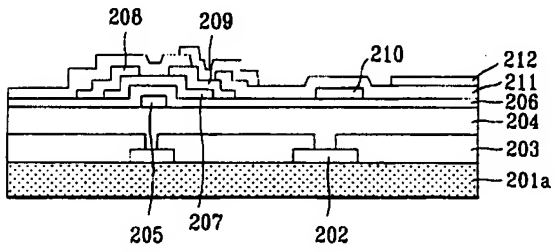
도면5b



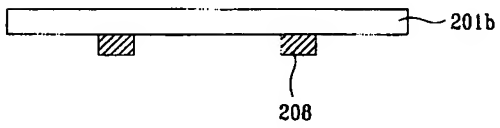
도면5c



도면5d



도면6a



도면6b

